

Principes

| |
|----------------------|
| COLLABORATORS |
|----------------------|

| | | | |
|---------------|-----------------------------|-----------------|------------------|
| | <i>TITLE :</i> Principes | | |
| <i>ACTION</i> | <i>NAME</i> | <i>DATE</i> | <i>SIGNATURE</i> |
| WRITTEN BY | | August 16, 2024 | |

| |
|-------------------------|
| REVISION HISTORY |
|-------------------------|

| NUMBER | DATE | DESCRIPTION | NAME |
|--------|------|-------------|------|
| | | | |

Contents

| | | |
|----------|---|----------|
| 1 | Principes | 1 |
| 1.1 | Principes de Fonctionnement | 1 |
| 1.2 | Fonctionnement Du Bus | 1 |
| 1.3 | Le Direct Memory Access | 3 |
| 1.4 | Synchrone ou Asynchrone | 3 |
| 1.5 | Chunky Ou Planar Pixels | 4 |
| 1.6 | Le Flicker Fixer | 4 |
| 1.7 | Affichage sur Moniteur | 5 |
| 1.8 | Initialisation et Messages d’Erreur | 6 |

Chapter 1

Principes

1.1 Principes de Fonctionnement

```
Le Fonctionnement du Bus
Le Direct Memory Access
Synchrone ou Asynchrone

Planar ou Chunky Pixels

Le Flicker Fixer
L’Affichage sur Moniteur

Initialisation du Système

Retour Au Menu Principal
```

1.2 Fonctionnement Du Bus

La séparation des opérations et la définition de la zone mémoire CHIP se justifie par le fait que l’Amiga utilise deux bus distincts. Le bus CHIP RAM est un élément séparé du bus principal utilisé par l’UC et les autres unités, mais est accessible par l’UC quand même. La séparation peut même être plus grande étant donné le fait que le bus CHIP RAM peut être complètement séparé du bus CPU dans certaines circonstances.

Le bus CHIP RAM est d’abord utilisé par les custom chips, l’UC se voyant offert l’accès à celui-ci à chaque cycle impair. Les custom chips ont priorité dans ce domaine, et c’est où l’idée de "bus contention" apparaît. Si les custom chips génèrent une grande activité sur le bus (résolutions d’affichage élevées ou accès DMA intensifs par exemple), ils peuvent ralentir l’UC, la forçant à attendre si elle a besoin de données ou d’informations provenant de cette partie de la mémoire. C’est ici qu’entre en jeu la FAST RAM.

La FAST RAM est une mémoire qui n’est pas sur le bus CHIP RAM, mais plutôt sur le bus du système ou le bus d’extension. Cette mémoire n’est pas accessible par les custom chips, et de fait aucune "bus contention" pour son accès ne peut occurer entre eux et l’UC. De part la nature distincte de ces bus, il est

possible pour l'UC de gérer des instructions et données en utilisant la FAST RAM pendant que les custom chips travaillent parallèlement dans la zone CHIP RAM. Cette possibilité de travail en parallèle permet à l'Amiga d'exécuter de nombreuses opérations graphiques plus rapidement que si elle n'avait accès qu'à un seul bus.

Le bus CHIP RAM sur tous les Amiga est cadencé à une fréquence d'horloge d'approximativement 7.15 MHz. Sur les A500 et A2000, il s'agit de la fréquence d'horloge du système central. Pour ces machines, le bus CHIP RAM est accessible par un port 16 bit, cependant sur les systèmes A3000 et AGA le port du bus pour les accès externes est une interface complètement 32 bit, offrant des transferts de données plus importants pour une fréquence d'horloge équivalente.

A cause de la "bus contention", un système contenant seulement de la CHIP RAM peut très bien être plus lent qu'un autre qui contient de la FAST RAM en plus. La machine équipée de FAST RAM aura son UC capable d'opérer en parallèle sur ce bus, pendant que les custom chips travaillent sur leurs propres tâches. Un système équipé de CHIP RAM seulement rencontrera des circonstances où l'UC sera forcée d'attendre pour accéder aux données, puisque les custom chips pourront être en train d'utiliser intensément le bus CHIP RAM.

La FAST RAM sur les séries A500, A600, A1200 et A2000 peut se trouver sur plusieurs supports. De la carte d'extension standard sur le bus d'extension et qui opère à la fréquence d'horloge du système, jusqu'à d'autres méthodes d'addition de RAM n'utilisant pas les voies standards d'extension de l'Amiga. La FAST RAM située sur les extensions standard opère à la fréquence d'horloge du système (7.15 MHz) et est accédée de même. Sur les A3000 et A4000, la FAST RAM est généralement située sur la carte mère, est accédée en accord avec la fréquence d'horloge de ces machines, qui peut être 16 ou 25 MHz sur les modèles de base.

Notons que quelques systèmes utilisant seulement 512 Ko de CHIP RAM ont dans leurs listes de mémoire une zone de RAM appelée FAST, mais qui en fait se trouve sur le même bus que la CHIP RAM. Il s'agit généralement de la mémoire trouvée sur les cartes mères d'A2000 pour les machines avec 512 Ko de CHIP RAM, ou sur la carte d'extension A501 pour les A500. Cette mémoire souffrira de la même "bus contention" à laquelle est exposée la CHIP RAM, et il est généralement recommandé d'être sûr qu'un programme n'est pas placé ici à moins qu'il ne doivent obligatoirement y être (si de la vraie FAST RAM existe, elle doit être utilisée en priorité). Le programme "FastMemFirst" fournie par Commodore s'acquitte de cette fonction.

La FAST RAM située sur une carte accélératrice n'est pas limitée à la fréquence d'horloge du bus du système. Elle peut être utilisée à une telle vitesse, mais en général elle peut être accédée à une fréquence bien différente, normalement à la fréquence de l'horloge de l'UC de la carte accélératrice. Les systèmes utilisant des cartes accélératrices profitent de cet avantage, mais puisqu'un accélérateur ne modifie pas la fréquence d'horloge du système, et de plus pour permettre à l'UC de l'accélérateur d'utiliser les ressources du système, il doit être synchronisé avec l'horloge du système, et peut parfois avoir à se battre avec un bus trop étroit. C'est souvent le cas sur le A500/A600 ou A2000 en utilisant des cartes équipée de MC68020 ou 68030, plus adaptées pour un bus 32 bit.

Puisque ces processeurs subissent une sévère réduction de leurs performances en accédant à un bus étroit, en plus de la réduction occasionnée par la fréquence

d'horloge inférieure du système, les accélérateurs sont souvent équipés de leur propre RAM conçue pour opérer à la fréquence de l'UC et qui utilise une taille de bus plus performante (32 bit). Le cas des A3000/A4000 est légèrement différent. Les A3000 et A4000 utilisent déjà un bus 32 bit pour leurs ressources mémoires, il n'y a donc pas de problème avec les cartes accélératrices pour ces machines. Cependant, le bus sur le A3000/A4000 est cadencé à 16 ou 25 MHz (selon le modèle), et si une UC plus rapide est utilisée sur l'accélérateur il peut être profitable pour la carte accélératrice de contenir sa propre RAM de façon à réduire les temps d'accès au minimum.

Les A3000/A4000 offrent une possibilité pour un accélérateur d'offrir sa propre fréquence d'horloge à la carte mère (jamais vu à ce jour).

1.3 Le Direct Memory Access

Un système est DMA si il peut directement accéder à la mémoire système sans utiliser le processeur central. Un système avec plusieurs sources DMA est dit "à plusieurs canaux". Tous les Amiga font un usage intensif du DMA dans leur sousystème. Les générateurs d'adresses (Alice ou Agnus) gèrent environ 26 canaux DMA vers la mémoire Chip. Un de ces canaux donne l'accès vers la mémoire chip au processeur hôte, les autres incluent les moteurs de sprites, les fetch bitplan, blitter, copper, audio, lecteur de disquettes, rafraîchissement de mémoire, etc... Le bus local lui-même dispose de plusieurs canaux DMA : bus d'extension, (co)processeurs et SCSI (si présent sur la carte mère). Le bus d'extension a également un canal DMA par connecteur, chacun d'entre eux partagent l'unique canal vers les ressources de la carte mère. Un bus donné ne peut bien sûr être utilisé que par un élément à la fois. Cependant il est souvent possible de faire fonctionner plusieurs bus en parallèle. Par exemple, le bus chip peut supporter des accès copper, blitter et bitplan pendant que la CPU accède à la mémoire Fast.

1.4 Synchrone ou Asynchrone

Les systèmes accélérateurs synchrones furent les premiers à apparaître pour l'Amiga. Ils sont généralement trouvés sur les cartes accélératrices à base de MC68020, et aussi sur de nombreuses cartes bon marché à base de MC68000. Une conception synchrone est celle dans laquelle les éléments présents sur la carte accélératrice sont cadencés à un taux qui est absolument synchronisé avec les signaux de l'horloge du système principal. Pour les A500 et A2000, cela signifie que la fréquence de l'horloge de tels accélérateurs doit être un multiple absolu de celle des systèmes hôtes, en l'occurrence 7.15 MHz (NTSC) / 7.09 MHz. A cause des difficultés rencontrées pour maintenir la synchronisation à des fréquences élevées, ces cartes accélératrices sont généralement limitées à environ 14 MHz, soit le double de la vitesse de l'horloge du système.

Une conception asynchrone, à l'opposé, n'est pas confrontée à de telles restrictions. Ces systèmes sont un peu plus difficiles à concevoir, mais en général leurs composants peuvent accepter quasiment n'importe quelle vitesse d'horloge, en supposant qu'ils soient eux-mêmes capables de fonctionner à la fréquence donnée. Ce principe est utilisé sur toutes les cartes accélératrices

à base de MC68030 prévues pour A500, A1200 et A2000, expliquant le grand nombre de fréquences d'horloge trouvées sur ces cartes.

1.5 Chunky Ou Planar Pixels

Les termes chunky et planar (bitplan) se rapportent à différentes façons d'enregistrer des informations graphiques dans la mémoire d'un ordinateur.

Les images gérées dans un ordinateur le sont sous forme d'une grille de pixels, chacun d'entre eux étant représenté par un nombre définissant sa couleur. Par exemple, voici un image simplifiée en 4 couleurs :

```
00302132
```

L'Amiga enregistre cette image dans le mode bitplan. C'est à dire qu'elle est représentée par plusieurs plans de bits (chiffres binaires 0 ou 1). C'est une image en 4 couleurs, donc chaque couleur peut être représentée par deux bits. Il y donc 2 bitplans.

```
00100110    bitplan 0
00101011    bitplan 1
-----
00302132    résultat de l'addition binaire
```

Maintenant, voilà une autre façon d'enregistrer cette image. On coupe les bits de données en petits morceaux (chunk) :

```
00 00 11 00 01 10 11 01 = 00302132
```

C'est le principe du mode chunky pixel.

Chaque méthode d'enregistrement est parfaitement logique, et personne ne peut dire qu'une est meilleure que l'autre. Cependant, certains aspects techniques causent avantages et désavantages selon le but recherché.

Le Macintosh et les PC utilisent le mode chunky pixel.

1.6 Le Flicker Fixer

En résolution entrelacée l'écran est décomposé en deux images, une image est formée des lignes paires et l'autre des lignes impaires. Ces deux images sont envoyées successivement au moniteur à raison de 1/50 de seconde chaque (au lieu de 1/25 de seconde pour une résolution non-entrelacée), et l'oeil perçoit ce rapide changement d'image sous la forme d'un scintillement.

Il est certes possible de limiter ce clignotement par l'utilisation d'un moniteur à haute rémanence phosphorique, mais ce dernier a tendance à créer de nombreux problèmes de proximité de couleurs et à laisser des "traces" à chaque mouvement survenant à l'écran.

La solution idéale est une carte Flicker Fixer qui s'installe dans le port

vidéo des Amiga 2000 ou Amiga 4000, l'Amiga 3000 en étant équipé d'origine.

Certaines carte pour A500 et A2000 s'installaient entre Denise et son support.

Cette carte utilise une mémoire spéciale de 3 Mo dans laquelle elle stocke l'image courante. Dès que la deuxième image est générée, la carte intercale les lignes paires de sa mémoire avec les lignes impaires de l'image envoyée par Denise ou Lisa à 15.75 KHz. Cette nouvelle image formée de l'addition des deux précédentes est alors restituée en 31.5 KHz sur la sortie de la carte. L'utilisation d'un moniteur supportant cette fréquence est évidemment requise.

Un autre genre de carte a fait son apparition, le Scan Doubler. Celle-ci se contente de doubler la fréquence de sortie de 15.75 à 31 KHz pour permettre l'utilisation d'écrans VGA sur l'Amiga. Elle ne résout en rien le problème de scintillement.

1.7 Affichage sur Moniteur

Les images affichées sur le moniteur ou la télévision connecté à l'Amiga sont traitées par l'ordinateur sous forme de 0 et de 1. Ces informations numériques sont ensuite converties en ondes électriques par le circuit vidéo de l'ordinateur, puis transmises au tube de l'écran. Sur la face interne de celui-ci, des cellules photosensibles, ou photophores, répondent à une excitation électrique par la production d'un faisceau lumineux, et forment ainsi chaque pixel (picture element) d'une image. Pour un écran monochrome, chaque photophore excité devient blanc alors que les autres restent noirs, et l'image est produite par contraste entre ces valeurs.

Un écran couleur dispose de trois canons à électrons respectivement destinés à exciter trois classes de photophores : rouges, verts et bleus. Leur combinaison forme les pixels d'une image. Entre les canons à électrons et la plaque avant de l'écran, une grille filtre l'émission de particules et affine ainsi le contour de chaque point de l'image. La position relative des canons à électrons, la forme de cette grille et des photophores, caractérisent actuellement quatre qualités de moniteurs :

Les plus empiriques présentent trois canons organisés en triangle, une grille en forme de passoire et un écran hémisphérique. Les trois faisceaux sont filtrés à leur intersection par un orifice du masque et produisent trois points lumineux également organisés en triangle.

Une seconde génération d'écrans, conçue selon le même principe, est dotée de trois canons en ligne. Ils équipent actuellement la plupart des configurations standards.

Les écrans Trinitron exploitent une technologie radicalement différente créée par Sony. Leur tube, cylindrique et non sphérique, donne l'illusion d'une image plane. Un canon unique produit trois faisceaux de section rectangulaire filtrés par une grille constituée de lamelles verticales. Cette nouvelle organisation laisse passer plus de lumière et améliore ainsi la qualité de l'image.

Une quatrième classe, qui utilise la technologie DiamondTron de Mitsubishi,

dispose de l'organisation en ligne des trois canons et de la grille de Sony.

1.8 Initialisation et Messages d'Erreur

Liste des opérations de lancement

| | |
|-----------------------------|---|
| Gris Foncé | Hardware et 68000 OK |
| Gris Clair | Software OK |
| Rouge | Mauvais Checksum dans la ROM |
| Vert | Problème dans la RAM ou Erreur CIA 8520 |
| Bleu | Problème dans les Custom Chips |
| Jaune | Erreur 68000 ou Agnus |
| Blanc 1.3/2.0 Noir 3.0 | Phase d'initialisation bien effectuée |

Initialisation des ROM

Vide la mémoire
Déconnecte les DMA et interruptions
Vide l'écran
Teste le hardware
Passe ou indique l'échec hardware à l'écran (Bleu=erreur) (Gris foncé=OK)
Contrôle les ROM
Passe ou indique l'échec ROM à l'écran (Rouge=erreur) (Gris clair=OK)
Système OK

Teste la RAM à \$C00000
Déplace SYS_BASE à \$C00000 si existe
Teste la RAM
Passe ou indique l'échec RAM à l'écran (LED clignote 9c+11+vert=erreur)
Teste le Software
Passe ou indique l'échec Software à l'écran (Jaune=erreur) (Gris clair=OK)
Organise la RAM
Lie les Libraries
Trouve la RAM externe et l'ajoute à la liste
Organise les interruptions et DMA (spécialement pour le lecteur de boot)
Lance la tâche par défaut
Cherche un 680x0 et 6888x
Cherche une Exception (alerte système)
Reset system

Clignotement du Caps Lock :

1 : Erreur dans la ROM du clavier
2 : Erreur dans la RAM du clavier
3 : Erreur de l'horloge
4 : Court circuit entre 2 touches ou pour une des 7 touches de contrôle