

## **Composants**

<b>COLLABORATORS</b>
----------------------

	<i>TITLE :</i> Composants		
<i>ACTION</i>	<i>NAME</i>	<i>DATE</i>	<i>SIGNATURE</i>
WRITTEN BY		August 16, 2024	

<b>REVISION HISTORY</b>
-------------------------

NUMBER	DATE	DESCRIPTION	NAME

# Contents

<b>1 Composants</b>	<b>1</b>
1.1 Les Composants	1
1.2 Microprocesseurs	1
1.3 MC68000 et MC68HC000	2
1.4 MC68010	2
1.5 MC68020	2
1.6 MC68030	3
1.7 MC68040	3
1.8 MC68060	4
1.9 Les dérivés	5
1.10 MC68EC020	6
1.11 MC68EC030	6
1.12 MC68EC040 et MC68LC040	6
1.13 Les Unités De Calculs En Virgule Flottante (FPU)	6
1.14 MC68881	7
1.15 MC68882	7
1.16 MC68040 et MC68060	8
1.17 Les Unités De Gestion Mémoire par Pagination (PMMU)	8
1.18 Les Custom Chips	9
1.19 Chipset AA ou AGA ?	10
1.20 AAA	10
1.21 AGNUS / ALICE / ANDREA	10
1.22 Le Copper	11
1.23 Blitter	12
1.24 AKIKO	13
1.25 AMBER	13
1.26 BUDGIE	13
1.27 BUSTER	13
1.28 DENISE / LISA / MONICA	13
1.29 GARY	14

---

1.30	GAYLE . . . . .	14
1.31	LINDA . . . . .	14
1.32	PAULA / MARY . . . . .	14
1.33	RAMSEY . . . . .	15
1.34	SUPER DMAC . . . . .	15
1.35	CIA A & B . . . . .	15
1.36	Random Access Memory . . . . .	15
1.37	Les Différents Boîtiers . . . . .	16
1.38	Les Différents Types de RAM . . . . .	16
1.39	Les Temps d'Accès . . . . .	17
1.40	La ROM Kickstart . . . . .	17
1.41	Mise à jour . . . . .	18
1.42	La Mémoire Cache . . . . .	18
1.43	Autres Composants . . . . .	18
1.44	6502 . . . . .	19
1.45	Le Digital Signal Processor . . . . .	19
1.46	Gate Array Logic . . . . .	19
1.47	Les Oscillateurs . . . . .	19
1.48	Fréquences . . . . .	20
1.49	Lexique Composants . . . . .	20

---

## Chapter 1

# Composants

### 1.1 Les Composants

- Les Microprocesseurs Motorola
- Les FPU
- Les PMMU
- La Mémoire Cache
- Les Custom Chips
- Random Access Memory
- La ROM Kickstart

- Autres Composants

- Lexique

- Retour Au Menu Principal

### 1.2 Microprocesseurs

La série des microprocesseurs M68000 de Motorola est utilisée comme Unité Centrale de tous les Amiga en production à ce jour. Les différents modèles d'Amiga existants utilisent toutes les principales variantes de cette famille de microprocesseurs. Des tierces sociétés proposent des cartes accélératrices offrant une possibilité de mise à jour pour de nombreux systèmes nés avec les premières unités de la série des 68000.

Voici un survol des différentes versions des MC68000 ainsi que leurs principales utilisations dans l'Amiga :

MC 68000	MC 68030
MC 68010	MC 68040
MC 68020	MC 68060

Les dérivés

### 1.3 MC68000 et MC68HC000

Né en 1979, le MC68000 est l'UC avec laquelle est né l'Amiga, utilisée dans l'A1000 en premier lieu, et par la suite dans l'A500, CommodoreDynamicTotalVision, A500+, A600 et les A2000 de base. Présentée dans un boîtier de 64 broches, cette UC est caractérisée par un bus d'adresse travaillant sur 24 bits, lui procurant une capacité d'adressage de 16 mégaoctets, et un bus de données sur 16 bits. Ce microprocesseur est considéré comme étant une unité 16/32 bits. Il reçoit les données sous format 16 bits, cependant, en interne, il effectue un traitement sur 32 bits au niveau des données comme des instructions. Dans tous les Amiga de bases utilisant cette UC, le microprocesseur est cadencé à la fréquence du bus du système, approximativement 7.15 MHz pour les systèmes fonctionnant sous NTSC, et environ 7.09 MHz pour les systèmes PAL. Certaines cartes accélératrices construites autour de cette UC (alors cadencée à 14.28 MHz, voire 16.0 MHz) existent, prenant la place du composant original de la carte mère. Plus tard, la variante du 68000 nommée MC68HC000 a fait son apparition sur le marché des cartes accélératrices pour Amiga. Le 68HC000 est un 68000 classique, mais fabriqué en technologie CMOS (Complementary Metal Oxide Silicon). Cette technique de fabrication du composant lui permet d'être cadencé à des taux plus élevés, avec une consommation d'énergie inférieure à celle d'un 68000 standard. En dehors de ces points, le 68HC000 est identique au 68000 de base.

La référence du 68000 définit la fréquence à laquelle il est destiné :

L4	:	4 Mhz
L6	:	6 Mhz
L8	:	8 Mhz
L10	:	10 Mhz
L12	:	12.5 Mhz

### 1.4 MC68010

Cette UC n'a pas été officiellement utilisée dans les systèmes Amiga, elle peut cependant être trouvée à l'occasion. Le MC68010 est compatible broches à broches avec le MC68000, autorisant le remplacement par simple échange dans tout système utilisant ce dernier (avec l'utilisation de patches adéquates). La plupart des systèmes ne notent pas d'accélération fantastique des performances en utilisant le 68010 puisque ses améliorations par rapport au 68000 n'ont rien de révolutionnaire. Le MC68010 intègre différentes optimisations de routines internes par rapport au MC68000, permettant une exécution plus rapide des instructions dans certaines circonstances. Il adresse directement 16 Mo et les notions de gestion de mémoires et de machines virtuelles ont été ajoutées. Ainsi, cette UC n'a été que rarement utilisée dans les Amiga, et est souvent présente quand des possesseurs d'Amiga équipé de 68000 ont choisi de remplacer directement leur UC de base par ce composant.

### 1.5 MC68020

Une progression majeure de la gamme en 1984. Le MC68020 intègre un grand nombre d'améliorations par rapport aux précédents membres de cette famille de microprocesseurs. Le MC68020 est le premier microprocesseur vrai 32 bits de la

---

série des 68000, incorporant des bus d'adresses et de données entièrement 32 bits, ainsi qu'un cache d'instructions de 256 octets, de façon à garder les routines souvent utilisées sur un support à accès rapide. Le MC68020 est une avancée décisive par rapport aux MC68000 ou MC68010, avec une architecture plus apte à faire face aux sollicitations de ces nouvelles ressources. Sa capacité d'adressage est de 4 Go. Il est aussi prévu pour un interfaçage efficace avec des coprocesseurs comme le 68881/82 ou la PMMU 68851. Le 68020 est utilisé dans les premiers Amiga accélérés, apparaissant en tant que processeur central dans les premiers A2500 (14.28 MHz), ou sur les cartes des systèmes abritant une CBM A2620 (14.28 MHz). De nombreuses cartes accélératrices utilisant cette UC furent produites par des sociétés tierces, allant des produits bon marché pour A500 à ceux prévus pour la série des A2000. Par la suite, l'A1200 et la CD32 en furent dotés (14.32 MHz NTSC ou 14.18 MHz PAL) mais dans sa version EC. Dans la plupart des cas, cette UC est cadencée approximativement à 14.28 - 16.0 MHz (voire 28 MHz), quelques cartes bon marché se limitant au 7.15 MHz (NTSC) / 7.09 MHz (PAL) de l'horloge de l'Amiga.

## 1.6 MC68030

Des améliorations furent apportées au MC68020 en 1987, incluant l'ajout d'un cache de données de 256 octets en complément à celui d'instructions existant, et l'intégration d'une unité de gestion mémoire (MMU) en vue de produire le MC68030. Des améliorations internes ont été apportées à cette UC par rapport au MC68020 pour lui permettre de tenir sa place face à la génération de microprocesseurs concurrents. Le 68030 peut être vu comme une optimisation du 68020, apportant quelques détails supplémentaires, mais sans représenter une fantastique évolution de son architecture vis à vis de son prédécesseur.

Le MC68030 est l'UC des derniers A2500 (25 MHz), ainsi que celle des A3000 (16 ou 25 MHz). Celle des A4000/030 (25 MHz) est une version EC. Ce microprocesseur a aussi été largement utilisé sur des cartes accélératrices pour tous les modèles d'Amiga et est cadencé à différentes vitesses allant de 16.0 MHz à 60 MHz.

Les MC68030 sont certifiés pour une certaine fréquence, celle-ci est précisée dans la référence présente sur le microprocesseur. Par exemple, MC68030RC50B signifie que le 68030 pourra fonctionner sans problème jusqu'à une vitesse d'horloge de 50 MHz.

## 1.7 MC68040

D'abord trouvé sur certaines cartes accélératrices, puis utilisé comme processeur principal pour l'A4000/040, le 68040 appartient à la génération suivante par rapport au modèle MC68030 et intègre de nombreuses et remarquables nouvelles capacités jamais vues dans cette série de microprocesseurs. Les caches d'instructions et de données trouvés dans le MC68030 sont présents, mais leur taille a été étendue à 4 Ko chacun. En plus, le cache de données de ce processeur supporte maintenant un mode d'opération 'CopyBack', offrant un temps d'accès extrêmement rapide aux données en détournant les écritures mémoires vers le cache jusqu'à ce qu'une mise à jour du contenu de la mémoire soit absolument nécessaire. La mémoire adressable est de 4 Go. Des MMU intégrées

---

sont présentes aussi bien pour les flux de données que d'instructions dans l'UC, et l'architecture interne a été largement optimisée pour de meilleures performances. Une unité de calcul en virgule flottante (FPU) est également intégrée pour les calculs concernés. Le 68040 est pour le moment trouvé à des vitesses allant de 25 à 40 Mhz.

## 1.8 MC68060

Le MC68060 est un microprocesseur 32 bits hautes performances. Il est totalement compatible avec les précédents membres de la famille M68000. Le MC68060 offre entre autre, un double cache mémoire intégré, des MMU destinées aux instructions et aux données, une unité de calcul sur flottants intégrée. Un haut degré d'exécution en parallèle est atteint par l'utilisation d'une architecture interne Harvard complète, de bus internes multiples, des unités d'exécutions indépendantes. La gestion de l'énergie fait aussi partie de l'architecture du MC68060. Il offre un mode d'opération à basse consommation d'énergie accessible par l'instruction LPSTOP. Le MC68060 est conçu pour que les circuits non utilisés ne consomment pas de courant.

La complète compatibilité avec les précédents membres de la famille permet d'utiliser les programmes existants et de profiter de l'expérience acquise afin de sortir rapidement de nouveaux produits.

Liste des principales caractéristiques du MC68060 :

- 100 % compatible MC68040 pour l'utilisateur
- Performances 3 fois supérieures à celles d'un MC68040 à 25 MHz
- Exécution en parallèle des instructions sur les entiers
- FPU intégrée compatible IEEE
- MMU indépendantes pour les instructions et les données
- 2 caches intégrés de 8 Ko à accès simultané pour les données et les instructions
- Surveillance du bus
- Bus 32 bits non multiplexés pour les données et les instructions
- Contrôle de la consommation d'énergie
- Technologie HCMOS
- Disponible en 50 et 66 MHz
- Livré en PGA (Pin Grid Array) ou CQFP (Ceramic Quad Flat Pack)

L'unité de gestion des entiers se charge des opérations logiques et arithmétiques. Il contient un contrôleur d'entrées/sorties d'instruction, un

---



contrôleur d'exécution et un cache de sortie.

Ce cache de sortie joue un rôle majeur dans les performances du MC68060. le concept de ce cache est d'offrir un mécanisme qui permet au canal d'instructions de détecter et de changer la direction du flot d'instructions avant que le flot n'affecte le contrôleur d'exécution des instructions.

Le contrôleur d'exécution des instructions

Ce contrôleur contient un double canal d'exécution sur entiers, une interface logique avec la FPU et un contrôle logique des données écrites dans le cache de données et de la MMU. Chaque cycle d'horloge permet d'exécuter deux instructions simultanément.

Le MC68060 est optimisé pour la plupart des instructions sur entiers. Si, durant le décodage d'une instruction, celle-ci est déterminée comme étant une instruction sur flottant, elle sera passée à la FPU.

La FPU se charge des calculs comportant des nombres avec virgules flottantes. Celle-ci est compatible avec les 68881/82 et celle intégrée au MC68040. Le fait de conserver cette importante unité en interne accélère le traitement en général et élimine la nécessité d'une interface avec une unité externe. Cette FPU opère en parallèle avec l'unité traitant les entiers.

Cette FPU a été optimisée pour la plupart des instructions ou données et peut être déconnectée par logiciel pour réduire la consommation de courant.

Le MC68060 contient des MMU indépendantes pour les instructions et les données. Chacune contient un cache mémoire appelé Cache de Translation d'Adresse (ATC). La capacité d'adressage totale du MC68060 est de 4 Go (soit 4 294 967 296 octets).

Chaque MMU protège les zones superviseur des accès par les programmes utilisateurs et offre une protection en écriture sur une base page par page. Pour une efficacité maximale, chaque MMU opère en parallèle avec les autres activités du processeur. Elles peuvent aussi être déconnectées.

En ce qui concerne l'utilisation dans l'Amiga, quelques cartes accélératrices sont prévues. De plus, le Draco l'utilisera comme unité centrale.

## 1.9 Les dérivés

Il y a plusieurs versions de ces modèles de microprocesseurs en production. Les plus récentes variantes créées par Motorola sont les séries "EC" des M680X0, et les séries "LC" du MC68040. Les séries "EC" (Embedded Controller) sont caractérisées par des changements par rapport au composant original, allant d'une simple modification d'aspect au retrait de certaines fonctions internes.

---

Cette dernière option est celle qui a été choisie pour les MC68EC020, MC68EC030 et MC68EC040.

Leur prix étant légèrement inférieur aux composants originaux, Commodore a préféré installer ces microprocesseurs dans les A1200/CD32 (MC680EC20), A4000/30 (MC680EC30) et certains A4000/40 (MC680LC40).

MC 68EC020  
MC 68EC030  
MC 68EC040 et 68LC040

## 1.10 MC68EC020

Le MC68EC020 se distingue par un adressage sur 24 bits (soit 16 Mo adressables), contrairement au classique adressage sur 32 bits du 68020 standard. En dehors de cette différence, il est identique au 68020.

## 1.11 MC68EC030

Le MC68EC030 est caractérisé par l'absence d'une MMU intégrée. Sinon, il fonctionne de la même façon qu'un MC68030 standard.

## 1.12 MC68EC040 et MC68LC040

Les MC68EC040 et MC68LC040 sont similaires l'un et l'autre excepté que les MMU intégrées du 68040 standard sont préservées dans le LC, avec uniquement une FPU non opérationnelle dans cette unité, alors que le EC se voit retiré aussi bien la FPU que les MMU.

Dernièrement, Motorola a annoncé la sortie de deux nouvelles versions du 68040 : 68LC040 à 33/66 Mhz et 68LC040 25/50 Mhz. Les deux fréquences indiquent le fonctionnement externe et interne. Cependant, aucune utilisation n'est prévue dans l'Amiga pour l'instant.

## 1.13 Les Unités De Calculs En Virgule Flottante (FPU)

De nombreux Amiga "accélérés" utilisent aussi une FPU (Floating Point Unit) (ou FPCP pour Floating Point CoProcessor) pour les calculs intensifs portant sur les virgules flottantes. Les principales FPU utilisées sur les différents Amiga disponibles, comme sur les cartes accélératrices proposées, sont aussi fabriquées par Motorola. Que ce soit en tant que coprocesseur distinct, ou, comme dans le cas du MC68040, intégré dans l'UC elle-même.

Voici un rappel des différentes FPU utilisées :

MC 68881  
MC 68882  
MC 68040 et 68060

## 1.14 MC68881

Il s'agit d'une unité séparée de calcul en virgule flottante qui accélère considérablement le fonctionnement des logiciels prévus pour son utilisation, tout en s'intégrant parfaitement dans le système existant. Cette unité autorise un certain niveau de travail en parallèle, offrant la possibilité d'exécuter certaines instructions alors que l'UC principale exécute d'autres opérations. La gestion de ce coprocesseur est possible soit par l'intermédiaire d'une routine d'interfaçage intégrée aux MC68020 et MC68030, ou par une émulation logicielle de cette interface pour les MC68000 et MC68010. Cette dernière technique n'a été utilisée que par quelques-unes des premières cartes accélératrices pour Amiga, puisque l'interface recommandée, celle des MC68020 et MC68030, est supportée par quasiment tous les accélérateurs utilisant ces UC. Le MC68881 peut fonctionner de façon asynchrone avec l'horloge de l'UC, signifiant qu'il n'est pas nécessaire de le cadencer à la même vitesse que l'UC elle-même. Ainsi, une FPU plus rapide peut être utilisée pour donner une sorte d'effet turbo aux opérations en virgule flottante.

Le MC68881 supporte toutes les caractéristiques IEEE en flottants, ainsi que la plupart des fonctions arithmétiques et transcendentes.

Il supporte les formats suivants :

- Simple précision 32 bits
- Double précision 64 bits
- Précision étendue 80 bits.

Les MC68881 utilisés dans les Amiga sont trouvés le plus souvent à des fréquences d'horloge allant de 12 à 33 MHz. Né en 1985 ce coprocesseur était présent sur les cartes CBM A2620 (14.28 MHz), les premières CBM A2630 (25 MHz) et sur les A3000 à 16 MHz.

## 1.15 MC68882

Le successeur du MC68881 en 1986. Cette unité supporte les mêmes interfaces et opérations que la précédente, mais avec quelques améliorations internes. Les routines de nombreuses opérations ont été optimisées pour accélérer les temps de réponse, et la possibilité d'effectuer plusieurs opérations en virgule flottante simultanément est ajoutée. De plus, elle se compose maintenant de deux parties : l'unité de conversion (qui transforme les données en un format interne de 80 bits) et l'unité arithmétique. En général cette FPU travaillera à 1,5 fois la vitesse d'un MC68881 pour une fréquence d'horloge équivalente. Le MC68882 est couramment cadencé à des fréquences allant de 12 à 60 MHz, en fonction de la carte ou du système qui l'utilise. Très répandu, ce composant se trouve sur la plupart des cartes accélératrices récentes. Par exemple, il est présent sur l'A3000 à 25 MHz ou l'A2630.

Les MC68882 sont certifiés pour une certaine fréquence, celle-ci est précisée dans la référence présente sur le microprocesseur. Par exemple, MC68882RC33A

---

signifie que le 68882 pourra fonctionner sans problème jusqu'à une vitesse d'horloge de 33 MHz.

## 1.16 MC68040 et MC68060

Les MC68040 et MC68060 intègrent une FPU dans le processeur lui-même. Cette FPU est une version édulcorée du MC68882, éliminant principalement les fonctions transcendentes (sin, cos, etc...) et complexes présentes dans les routines du précédent. Néanmoins, la nature optimisée des instructions de cette FPU permet, en émulation des fonctions absentes, d'offrir une exécution plus rapide qu'un MC68882 pour presque toutes les opérations.

## 1.17 Les Unités De Gestion Mémoire par Pagination (PMMU)

Les PMMU (Paged Memory Management Units) sont très peu utilisées dans les systèmes Amiga. Cependant elles offrent des fonctions qui ne sont pas inintéressantes. Sur certains systèmes accélérés équipés de PMMU, l'image de la ROM peut être déplacée vers un support mémoire plus rapide. Les temps d'accès à la ROM sont généralement plus lents que ceux effectués en RAM, et dans le cas d'une A500 ou A2000 pourvue d'une carte accélératrice équipée d'un bus de données sur 32 bits, plutôt que le classique 16 bits 7.15 MHz, il est extrêmement avantageux de déplacer le code kernel du système d'exploitation vers une région de la mémoire aussi rapide d'accès.

Le principe de la PMMU consiste, pour chaque accès vers la mémoire, à modifier l'adresse véhiculée par le processeur (adresse logique) en une autre adresse (adresse physique) afin d'accéder réellement à l'information là où elle a été chargée par le système d'exploitation.

De manière générale, une PMMU offre la possibilité d'optimiser la gestion de la mémoire. Que se soit dans la recherche d'une plus grande rapidité d'accès, ou encore pour sécuriser les différentes zones qui cohabitent dans la mémoire de la machine. Cette dernière possibilité est d'ailleurs appréciée par les programmeurs qui peuvent ainsi aller fouiller les moindres recoins du système, avec un minimum de risques. La PMMU peut aussi être utilisée pour créer de la mémoire virtuelle sur mémoire de masse, en redirigeant les accès mémoires RAM vers un disque dur par exemple.

Le système UNIX ne peut d'ailleurs fonctionner que sur un système équipé d'une PMMU.

Une PMMU est intégrée sur les MC68030 standards, les MC68040 et MC680LC40. En ce qui concerne le MC68020, une PMMU externe était parfois présente sur certaines cartes accélératrices. Il s'agissait d'un composant distinct, le 68851 (ou très exceptionnellement la MMU 68451).

Le PMMU 68851

Le circuit PMMU 68851 (Paged Memory Management Unit) a été créé dans le but d'apporter un soutien efficace au processeur principal dans la gestion de la mémoire. Ce processeur doit être équipé d'une gestion de la mémoire virtuelle.

---

En fait, le PMMU fournit ses pleines possibilités en conjonction avec le 68020-030.

Principales caractéristiques :

Réalisé en technologie HCMOS  
Adresses logiques et physiques sur 32 bits, code de fonction sur 4 bits  
8 pages ayant une taille de rangement variable (256 octets à 32 Ko)  
Protections possibles pouvant aller jusqu'à 8 niveaux  
Support de l'ATC (Adress Translation Cache) pour le multitâche  
Peut gérer un cache de données logiques ou physiques  
Supporte plusieurs maîtres de bus logiques ou physiques

Le processeur maître et le coprocesseur communiquent en utilisant des cycles de bus standards mais peuvent travailler à des vitesses différentes.

## 1.18 Les Custom Chips

En plus des processeurs principaux, l'Amiga intègre aussi un certain nombre d'unités aux fonctions dédiées, connues sous le nom de custom chips. Leurs objectifs principaux sont variés, mais elles sont généralement chargées de choses comme la gestion des accès DMA et des différentes parties de la mémoire, de la génération des graphismes/sons et autres effets.

Les custom chips de l'Amiga et les coprocesseurs associés avec eux sont conçus de façon à soulager l'unité centrale de nombreuses tâches intensives, comme les opérations graphiques ou la génération du son. Elles supportent un niveau d'exécution en parallèle, permettant à l'UC de continuer à s'occuper des tâches non spécifiques pendant que les custom chips gèrent leurs opérations respectives. Ces unités sont capables d'Accès Directs en Mémoire (DMA) CHIP, libérant complètement l'UC de la responsabilité de cette tâche dans ce cas là.

Historique :

Original -> Enhanced Chip Set -> AGA ou AA ou Pandora -> AAA

Ces custom chips sont :

Agnus / Alice / Andrea  
Akiko  
Amber  
Buster  
Denise / Lisa / Monica  
Gary  
Gayle  
Linda  
Paula / Mary  
Ramsey  
Super DMAC

CIA A & B

## 1.19 Chipset AA ou AGA ?

Il semblerait qu'une différence existe entre le chipset AGA (Advanced Graphics Architecture) et le chipset AA.

Par AGA, on entend l'ensemble des capacités du chipset actuellement présent dans les A1200, A4000 et CD-32. Et par AA on nommerait l'ensemble des fonctions de ce système qui seront compatibles avec le chipset AAA.

En fait, certains registres présents dans le chipset AGA disparaîtront ou seront remplacés dans le AAA.

Ce chipset autorise l'affichage de 256 couleurs sur une palette de 16 777 216 (en fait 25 bits : 8 rouge, 8 vert, 8 bleu, 1 Genlock), alors que l'ancien proposait 32 couleurs sur 4096 (sans compter les modes ExtraHalfBright (64) et HoldAndModify (4096)). Il est aussi possible de profiter d'un nouveau mode HAM permettant l'affichage en toute résolution de 262 144 couleurs. Ce chipset supporte des écrans productivity VGA (640 x 480 en 256 couleurs) à un taux de rafraichissement allant jusqu'à 72Hz. Un écran en 256 couleurs de 800 x 600, est aussi supporté en 72Hz interlacé. La taille des sprites a été accrue de 16 bits à 32 et 64 bits de large. En plus, les sprites peuvent être affichés sur les bords de l'écran et avoir des résolutions différentes des écrans hôtes.

## 1.20 AAA

Le chipset AAA n'est pas encore officiellement présenté. Cependant, si de nouveaux modèles d'Amiga arrivent sur le marché, la présence de ce chipset serait pour le moins logique.

Synapse cite donc pour information les composants de ce chipset.

## 1.21 AGNUS / ALICE / ANDREA

Agnus (Address GeNerator Unit) est probablement le plus connu des custom chips. Il existe sous différentes formes, allant du composant original, à la version "Super" trouvée dans le A3000. En dehors de changements internes mineurs, la principale différence entre ces versions est la quantité de mémoire à laquelle ils ont accès.

Agnus est responsable du contrôle des 25 canaux DMA, de la génération de toutes les fréquences d'horloge dans le A500 et A2000, et permet le contrôle et l'adressage de la RAM CHIP qui est la mémoire accessible par ces custom chips. La taille de cette région de la mémoire est déterminée par l'Agnus utilisé, et fait soit 512 ko, 1 Mo ou 2 Mo. Les custom chips étant principalement utilisés comme coprocesseurs pour des tâches graphiques et sonores, toutes les données de ce type doivent se trouver dans la zone Chip de la RAM. Finalement, Agnus

---

contient aussi le Copper et le Blitter.

Une mise à jour d'un Agnus adressant 512 ko ou 1 Mo vers un Agnus adressant 2 Mo est électroniquement réalisable mais relativement complexe et coûteuse. Il existe quelques cartes sur le marché permettant aux A500 et A2000 de passer à 2 Mo de RAM CHIP. L'échange standard, les Agnus étant compatibles broches à broches, n'est évidemment pas suffisant pour résoudre le problème.

SuperFatAgnus = ObeseAgnus = FatterAgnus = SuperAgnus = FatLady

Appelé Daphné dans les publicités pour les 1er A500

8361 ou 8367	A1000
8370	Premiers A500 (FatAgnus)
8371	A500 rev 5 et A2000A
8372A (318069-02)	A500 rev >=6a (depuis 05/89) et 6a/7, A2000B et CDTV
8372B	A3000
8375 (390544-01)	A500+ et A600

Alice, le successeur d'Agnus, fait partie du chipset graphique AGA trouvé sur les derniers modèles d'Amiga. Contenant le même bus de données 16 bits d'interfaçage avec la RAM CHIP, Alice est néanmoins capable d'accéder directement en 32 bits à la RAM, aussi bien que de profiter de doubles cycles CAS en mode page, permettant des échanges plus importants avec la mémoire et des performances accrues.

8374 (391010-01)	A1200, CD32
8374 R2	A4000

Andrea remplace Alice dans le chipset AAA. Elle travaille en 32 bits, le blitter et le copper sont améliorés, elle dispose d'un mode burst sur la mémoire vidéo et gère des fréquences d'affichage jusqu'à 110 MHz.

## 1.22 Le Copper

Le Copper est un co-processeur intégré à Agnus. Il reçoit ces informations de la RAM en utilisant des accès DMA. De par sa capacité à contrôler la quasi totalité du système graphique, il soulage considérablement le 680X0, qui peut ainsi se consacrer à d'autres tâches. Ce co-processeur peut aussi intervenir directement sur les registres de contrôles des autres composants. Il a aussi la possibilité de remettre à jour : des registres, des données concernant le placement des sprites, la palette de couleurs, les canaux sonores et la gestion du Blitter.

Le Copper a la capacité d'attendre une position définie du faisceau d'électron, et de transférer les données dans un registre du système. Pendant cette attente, le Copper surveille en direct le compteur de position du faisceau, le bus mémoire est ainsi libéré et peut servir aux autres canaux DMA ou au 680X0.

Le transfert des données résultant de cette attente se fait en prenant des cycles de mémoire au Blitter ou au 680X0.

Le Copper ne demande l'accès au bus que lors des cycles de mémoire pairs. Il est ainsi en parfaite synchronisation avec la plupart des accès DMA, l'audio, les lecteurs de disquettes, le rafraîchissement de l'écran, les sprites, etc, qui eux travaillent sur des cycles impairs. En fait, il a juste besoin d'une gestion de priorités avec le Blitter et le 680X0.

Il est aussi utilisé pour le transfert des données sonores vers le convertisseur numérique-analogique de sortie.

Le Copper ne travaille bien sûr qu'en RAM Chip.

Il dispose d'un jeu de 3 instructions :

WAIT : attend une position précise du faisceau indiquée par ses coordonnées x et y.

MOVE : transfère la valeur recherchée dans les registres spécifiques.

SKIP : saute l'instruction suivante si le faisceau est déjà à une position donnée de l'écran.

En fait, le Copper est l'un des éléments majeurs de la génération de graphismes de l'Amiga.

## 1.23 Blitter

Au même titre que le Copper, le Blitter est un co-processeur intégré à Agnus. Sa fonction est de déplacer des zones de mémoire rectangulaires aussi efficacement que possible et de tracer des lignes. La copie de blocs mémoire est effectuée par le Blitter deux fois plus rapidement que par un 68000. en ce qui concerne le tracé de ligne, il travaille à une vitesse de 1 millions de pixels à la seconde.

Le Blitter du SuperFatAgnus permet de déplacer des régions rectangulaires de 32768 x 32768 pixels au lieu de 1024 x 1024.

Le Blitter n'a bien sûr accès qu'à la RAM Chip. Il possède 4 canaux DMA : trois canaux sources et un canal cible.

Les opérations effectuées par le Blitter sont appelées Blits.

Le Blitter travaille de façon asynchrone, ainsi le 680X0 continue à fonctionner normalement pendant les blits.

Le Blitter a aussi la capacité d'exécuter des manipulations logiques spécifiques sur les données en cours de traitement.

---



## 1.24 AKIKO

Uniquement présente dans la CD-32, cette chip a pour fonction la gestion et la conversion des Chunky pixels.

Rev A (391563-01) CD32

## 1.25 AMBER

Présente sur l'A3000, elle gère le désentrelaceur en synchronisant et contrôlant les signaux nécessaires aux mémoires vidéo et à l'affichage.

Elle se trouve aussi sur la carte Flicker Fixer A2320 de Commodore.

## 1.26 BUDGIE

????????? dans le 1200

REV 0 (391425-01) A1200

## 1.27 BUSTER

Buster, qui apparaît avec l'A2000B, est chargé de la gestion des ports Zorro et PC. Les versions Fat et Super trouvées respectivement dans les A3000 et A4000 sont dédiées aux ports Zorro III.

5721 (318075-02)	Toute la gamme
Révision G ou 07	A3000
Révision K ou 11	A4000

## 1.28 DENISE / LISA / MONICA

Denise (Display Encoder chip) est avant tout responsable de la génération des couleurs et de l'affichage des différentes résolutions. Cette chip contient aussi les 8 contrôleurs de sprites hardware utilisés par le système, dont le pointeur de la souris. La version Super de Denise présente dans le chipset ECS (appelée Fat dans l'A3000) offre de nouvelles résolutions comme le SuperHires (1280x515 en 2 bitplanes) ou le Productivity (640x480 en 2 bitplanes). Elle autorise aussi le contrôle de l'incrustation vidéo sur n'importe quelle couleur.

Appelée Agnès dans les publicités des 1er A500.

8362 R5, R6, R8	A1000, A500, A2000A et A2000B
8372A	?
8373 R4PD (390433-02)	A2000B ECS

8373 R3	A500+
8373 R4 (391081-01)	A600

Lisa, membre du chipset AGA, est la remplaçante de la vieillissante Denise. Ce nouveau composant est réalisé entièrement en technologie CMOS, et incorpore la capacité de gérer une vidéo RGB allant jusqu'à 24 bits. Elle peut aussi effectuer des doubles cycles d'accès mémoire en 32 bits ce qui accroît son taux d'échanges de données à 64 bits par cycle, soit 4 fois ce dont était capable Denise.

1024 RO (391227-01)	A1200
8203 R2	A4000
1207 RO (391227-01)	CD32

Dans le chipset AAA, c'est Monica qui s'occupe de tout cela en y rajoutant de nombreux autres modes.

## 1.29 GARY

Gary est chargé de contrôler les accès au bus et sélectionne le circuit spécialisé adapté. Il s'occupe aussi d'une partie du lecteur de disquette, et de la routine de RESET. Il apparaît avec le A2000B. Une version Fat est présente dans l'A3000 et l'A4000.

5719	A500, A2000B
------	--------------

## 1.30 GAYLE

Sur les A600 et A1200, il remplace Gary avec des fonctions supplémentaires. Synchronise et gère la ROM, la CHIP RAM, les 8520, le bus IDE et le connecteur de la carte mémoire.

R5 (391424-02)	A1200
5191 (391155-01)	A600

## 1.31 LINDA

Composant tampon géré par Andrea et Monica dans le chipset AAA.

## 1.32 PAULA / MARY

---

Paula (Ports Audio Uart and Logic) est chargée de diverses tâches. Elle contrôle la génération du son 8 bits, contient les circuits de contrôle du système de disquette, et abrite les circuits de contrôle des Entrées/Sorties pour les disques, la souris, le clavier et les ports externes. Paula contient aussi un système de contrôle d'interruption pour diverses opérations du système.

Appelé Portia dans les publicités des 1er A500.

8364 R7	A1000, A500, A2000A, A3000
8364 R7PD (391077-01 ou 252127-02)	A600, A500+, A2000B et A4000
8364 R7PL (391077-01)	CD32, A1200

Mary remplace Paula dans le chipset AAA. Elle offre 8 canaux audio 16 bits, peut gérer des disquettes jusqu'à 4 Mo, des CD-ROM et des disques ST-506.

### 1.33 RAMSEY

Présent dans les A3000 et les A4000, Ramsey est chargé de la gestion de la FAST RAM. C'est lui qui autorise le support du mode "Static Column".

Révision D	A3000
Révision G	A4000

### 1.34 SUPER DMAC

Exclusivement trouvé sur l'A3000, ce composant s'occupe de la gestion de l'accès DMA du contrôleur SCSI.

### 1.35 CIA A & B

Ces deux composants gèrent les entrées/sorties des ports parallèle et série, l'horloge permanente, les moteurs de disques, la led, le filtre audio, les joysticks et quelques interruptions systèmes.

5293 (318029-03)	A500, A2000
5291 (391078-01)	A600
(391078-01)	A1200

### 1.36 Random Access Memory

Les Différents Boîtiers	
Les Types de RAM	
@{ Temps D'Accès	" link Accès}

## 1.37 Les Différents Boîtiers

DIL (Dual In Line)

Ces boîtiers sont les plus classiques. Ils sont présents par exemple sur la carte mère des Amiga 2000. Mais leur rapport capacité/encombrement peu avantageux les destine à une disparition prochaine.

ZIP (Zig zag In line Package)

Ces composants sont peu à peu remplacés car leur capacité importante ne compense pas le fait qu'il faille les souder à la carte support. Ces boîtiers sont présents sur les cartes accélératrices A2620, A2630 et la carte mère de l'Amiga 3000. Un boîtier contient jusqu'à 2 Mo.

SIMM (Single In line Memory Module) et SIPP (Single In line Pin Package)

Le SIMM est le système le plus répandu actuellement qui permet d'installer ou d'enlever de la RAM à volonté puisque les boîtiers sont soudés en CMS sur une petite carte enfichable dans un support. Cette technique est par exemple utilisée dans l'A4000. Une barette peut contenir jusqu'à 128 Mo.

## 1.38 Les Différents Types de RAM

La RAM Statique ou SRAM

Elle garde les données aussi longtemps qu'elle est alimentée.

Ces boîtiers font très rarement plus de 64 Ko car l'intégration à grande échelle de ces cellules mémoires n'est pas réalisable techniquement. Ce type de mémoire est très rapide avec un temps d'accès inférieur à 5 ns pour les meilleures. Elles sont principalement utilisées pour les mémoires caches.

La RAM Dynamique ou DRAM

Cette mémoire perd son contenu au bout d'un laps de temps très court même si elle est alimentée. A moins que l'on opère un cycle de rafraichissements toutes les x millisecondes pour lui indiquer de conserver les données.

C'est ce genre de RAM qui se trouve dans l'Amiga.

Cette mémoire peut être accédée sous différents modes :

Le mode Standard

Le mode Page

Le mode Fast Page ( Supportés par )

Le mode Static Column ( les Amiga 3000 et 4000 )

Le mode Nibble (accès circulaire à un quartet)

Les DRAM les plus rapides qui sont fabriquées en série actuellement ont une

---

vitesse de 60 ns. On peut cependant trouver de petites quantités de mémoires testées à 50 ou plus rarement à 40 ns. Il existe des conceptions de DRAM moins courantes comme par exemple la DRAM non multiplexée utilisée avec les accélérateurs GVP (40 ns), présentée en boîtiers SIMM 64 broches. Le problème est que ces composants, difficiles à obtenir, sont très coûteux.

### 1.39 Les Temps d'Accès

Dans la majorité des cas, le temps d'accès d'un composant RAM est indiqué sur le boîtier. Par exemple -8 signifie 80 ns.

Le temps d'accès correspond au temps qui s'écoule entre le moment où l'on adresse une quelconque partie de la mémoire et le moment où celle-ci renvoie la donnée.

A ne pas confondre avec le temps de cycle. Celui-ci représente le temps qui va s'écouler avant que le composant puisse à nouveau être sollicité. Il se calcule ainsi : pour une DRAM avec un temps d'accès de 80 ns et un temps de cycle de 155 ns, le composant sera "au repos" pendant  $(155 - 80 = 75)$  75 ns.

### 1.40 La ROM Kickstart

Le kickstart est un composant essentiel de l'Amiga puisqu'il fait partie intégrante du système d'exploitation. Celui-ci fournit la base pour amorcer la machine, en vérifiant la présence des deux secteurs réservés sur une mémoire de masse (bootblock). Il contient aussi les couleurs par défaut, une police de caractères (Topaz 8 et 9), des commandes résidentes, etc...

Les Amiga 1000 n'étaient pas équipés de Kickstart en ROM, mais sur disquette. Quant aux Amiga 3000, le Kickstart était chargé depuis le disque dur, mais un support est cependant présent pour l'installation d'une ROM (en deux parties et supportant des accès 32 bits comme les A1200 et A4000).

Référence système	Workbench associé
30 (disk)	1.0 Premiers A1000
31 (disk)	1.1 A1000 suivants
33 (disk et ROM)	1.2 Mise à jour A1000. A500, A2000A
34 (disk et ROM)	1.3 Mise à jour A1000. A500, A2000B, A3000
36	2.01, 2.02, 2.03 A3000
37.175	2.04 CDTV, A500+ mise à jour A500, A2000 et A3000
37.300	2.05 A600 absence de gestion du contrôleur Ide
37.350	2.05 A600
38	2.1 Mise à jour Workbench
39	3.0 A1200 et A4000
40	3.1 CD32, mise à jour A500, A2000, A3000, A4000 et A1200

La ROM Kickstart des Amiga correspond (en beaucoup plus complet) au Bios (Basic Input/Output System) des compatibles PC.

## 1.41 Mise à jour

La mise à jour vers la ROM 2.0 et + peut poser problème sur les machines anciennes.

Par exemple, après avoir installé la ROM 2.04 sur les vieux A2000 ou A500, il apparaît parfois des problèmes de démarrage. Il est alors nécessaire de relier les pattes 1 et 31 entre elles.

L'idéal est d'essayer puisque ces problèmes apparaissent ou non selon les versions de carte mère.

## 1.42 La Mémoire Cache

Afin de rendre plus rapide l'accès aux instructions, le 68020 dispose d'un cache interne d'instructions de 256 octets accessible par le processeur sans cycle d'attente. Le 68030 dispose quant à lui d'un cache interne données et instructions de 256 octets.

Cette mémoire stocke en permanence les instructions et/ou les données les plus sollicitées par l'unité centrale.

Le 68020-030 est programmé pour chercher systématiquement les instructions en mémoire cache et, si elles sont présentes, les traiter sans cycle d'attente ; dans le cas contraire (taux d'échecs), il ira alors les chercher en mémoire centrale, lui faisant perdre ainsi 2 à 3 cycles, mais effectuera ensuite la mise à jour de la mémoire cache en y stockant les instructions et/ou données non trouvées.

On pourrait considérer comme insuffisante la taille du cache instructions et données, étant donnée sa capacité très faible en regard de la mémoire centrale. Cependant, il faut avoir à l'esprit que seules les instructions souvent sollicitées peuvent résider en mémoire cache ; de ce fait, au-delà d'une certaine taille, les taux d'échecs sont alors constants quelle que soit la taille de la mémoire cache.

## 1.43 Autres Composants

- Le 6502
- Le Digital Signal Processor
- Les Gate Array Logic
- Les Oscillateurs

## 1.44 6502

Ce composant est responsable de la gestion des claviers dans les Amiga dont la carte n'est pas CMS. Comme les A2000 et A500.

Il a à sa disposition une ROM de 2 Ko et un buffer de 64 octets.

## 1.45 Le Digital Signal Processor

Le processeur de signal numérique est un composant spécifiquement développé pour certains calculs qu'il réalise 5 à 10 fois plus rapidement qu'un coprocesseur arithmétique pour une fréquence égale.

Celui-ci étant prévu pour la gestion des images et des sons, il se doit d'être couplé à un convertisseur analogique-numérique. En effet, les micros ou caméras ne délivrent que des signaux analogiques qui devront être traduits par échantillonnage pour être traités par le DSP. Pour la restitution, le DSP doit aussi être associé à un convertisseur numérique-analogique.

Le DSP est de plus en plus utilisé pour la gestion de données photographiques, sonores, ou le décodage des informations circulant par modem. Ce processeur se trouve au coeur des cartes sonores haut de gamme où il filtre ou effectue diverses opérations très complexes sur les sons. Il est aussi particulièrement adapté aux systèmes de reconnaissance vocale.

## 1.46 Gate Array Logic

Les GAL sont des unités logiques programmables. Par une programmation appropriée, de nombreuses fonctions standards de routages des informations peuvent être intégrées dans un simple GAL.

Le principal objectif des GALs est de simplifier au maximum les cartes de circuits numériques, en remplaçant de nombreux autres composants.

Un GAL peut remplacer les circuits gérant les fonctions : AND, OR, XOR, NAND, NOR. Mais aussi les inverseurs, les FlipFlops, les décodeurs d'adresse, les multiplexeurs et les compteurs.

De plus, les GAL sont reprogrammables et peuvent être protégés contre la copie.

## 1.47 Les Oscillateurs

L'oscillateur est le composant qui fournit la fréquence d'horloge aux microprocesseurs du système.

L'oscillateur donne une fréquence de base qui peut ensuite être retravaillée pour donner la cadence voulue. La seule condition est que l'oscillateur doit fournir une fréquence multiple absolue de celle que l'on veut obtenir.

---

Ainsi, les Amiga équipés de 68000 et 68020 ont un Oscillateur à 28 MHz. Dans le cas des A1000, A500, CDTV, A2000 et A600, cette fréquence est ensuite divisée en 4 pour obtenir les 7 Mhz nécessaires au 68000. L'oscillateur donne aussi les 14 MHz du ChipSet. Dans le cas des A1200 et CD32, la fréquence est divisée par deux et l'on obtient les 14 MHz.

Les Amiga 4000 ont un Oscillateur à 50 MHz qui permet de fournir les 25 MHz aux 68030 et 68040.

Un second oscillateur peut parfois être présent pour offrir une fréquence au coprocesseur arithmétique. c'est le cas de l'Amiga 3000.

Les cartes accélératrices possèdent souvent leurs propres oscillateurs, cela dépend de leur mode de fonctionnement, asynchrone ou non.

## 1.48 Fréquences

La vitesse à laquelle travaille un microprocesseur ne dépend pas seulement de sa génération, de sa technologie, mais aussi de la fréquence d'horloge à laquelle il est cadencé. C'est à dire la cadence à laquelle le processeur exécute les instructions. Cette fréquence se mesure en mégahertz (MHz), en millions d'impulsions par seconde. Plus elle est élevée, plus le processeur travaille rapidement.

Un MHz correspond à 1 million de cycles d'horloge par seconde.

## 1.49 Lexique Composants

CISC

Complex Instructions Set Chip - Processeur à jeu d'instructions complexe

CMS ou SMD

Composants Montés en Surface - Surface Mounted Device

MMU

Memory Management Unit - Unité de gestion mémoire

PAL

Programmable Array Logic

PA-RISC (composant Hewlett-Packard)

Precision Architecture - Reduced Instructions Set Chip

PGA

Pin Grid Array ou Fakir

PLCC

Plastic Leaded Chip Carrier

RISC

Reduced Instructions Set Chip - Processeur à jeu d'instructions réduit

---



TLB

Translation Look-Aside Buffer – Tampon de réserve de traduction